
第 9 章 ウォッチ ドッグ タイマ (WDT)

ハイライト

本章では次のトピックについて説明します。

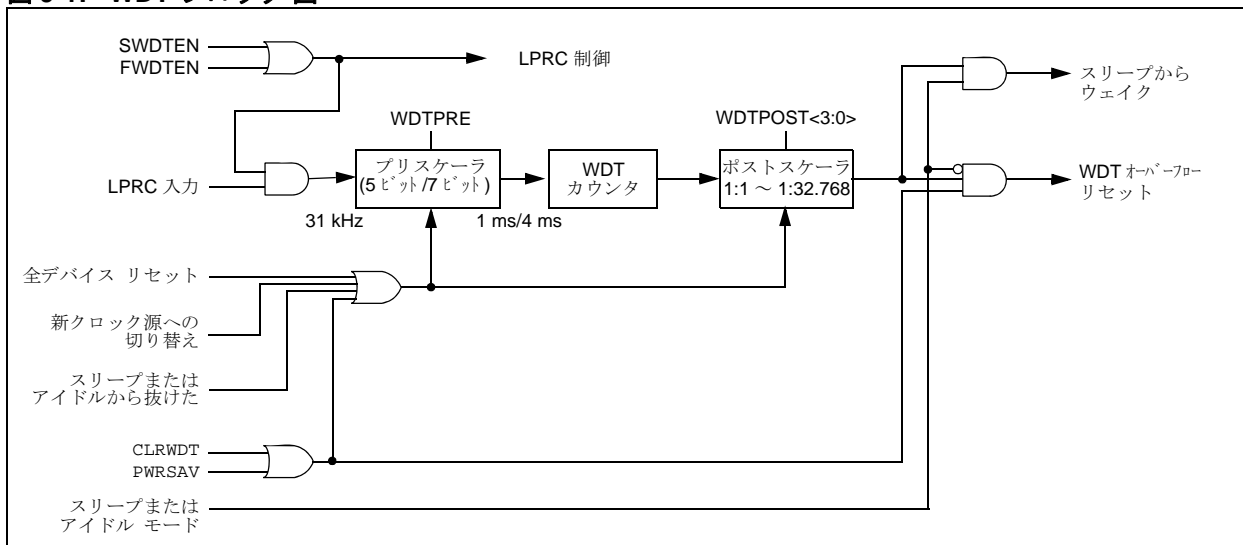
9.1	はじめに	9-2
9.2	WDT の動作	9-2
9.3	レジスタ マップ	9-5
9.4	設計の秘訣	9-6
9.5	関連するアプリケーション ノート	9-7
9.6	改版 履歴	9-8

9.1 はじめに

ウォッチ ドッグ タイマ (WDT) の第一の機能は、ソフトウェア異常が発生してソフトウェアでクリアできないとき、デバイスをリセットすることでマイクロ コントローラをリセットすることです。また、デバイスをスリープまたはアイドルモードからウェイクさせるのにも使用します。WDT は、フリー ランのタイマで、低電力 RC 発振器を使用し、外付け部品は何も必要としません。したがって、WDT はシステムの主クロック源 (つまりクリスタル発振器) が通常動作中 (例えばスリープモード) に停止していても動作を継続します。

WDT のブロック図を図 9-1 に示します。

図 9-1: WDT ブロック 図



9.2 WDT の動作

WDT が有効化されると、オーバーフローつまり「タイムアウト」するまでインクリメントします。WDT のタイムアウトにより、スリープかアイドルモードでなければ、デバイスを強制リセットします。WDT のタイムアウトリセットを避けるには、周期的に PWSAV または CLRWDT 命令を使って WDT をクリアする必要があります。スリープまたはアイドルモード中に WDT がタイムアウトすると、デバイスはウェイクアップして、PWSAV 命令が実行されたところから命令の実行を継続します。

いずれの場合も、WDTO ビット (RCON<4>) がセットされ、WDT タイムアウトによりデバイスリセットかウェイクアップイベントが発生したことを示します。WDT が CPU をスリープかアイドルモードからウェイクさせると、SLEEP ステータス ビット (RCON<3>) または、IDLE ステータス ビット (RCON<2>) もセットされて、デバイスが省電力モードであったことを表します。

9.2.1 WDT の有効化と無効化

WDT は、FWDTE (CW1<7>) コンフィギュレーション ビットで有効化あるいは無効化できます。FWDTE がセットされると、WDT が有効化されます。この状態がデバイス消去時のデフォルト値です。詳細は、デバイスのデータシートのフラッシュ コンフィギュレーション ワード レジスタを参照して下さい。

9.2.2 ソフトウェア 制御の WDT

FWDTEN コンフィギュレーション ビットがセットされると、WDT は常時有効です。しかし、FWDTEN コンフィギュレーション ビットが「0」にプログラムされていると、オプションで WDT をユーザー ソフトウェアで制御できます。

WDT は SWDTEN 制御ビット (RCON<5>) をセットすることによりソフトウェアで有効化できます。SWDTEN 制御ビットは、どのデバイス リセットでもクリアされます。ソフトウェア WDT オプションにより、重要なコード部では WDT を有効化し、そうでない部分では WDT をオフにして省電力を最大にできます。

9.2.3 WDT ウィンドウ

ウォッチ ドッグ タイマはオプションでウィンドウ モードを持っていて、WINDIS コンフィギュレーション ビット (CW1<6>) を「0」にすることで有効にできます。ウィンドウ モードでは、CLRWDT 命令は、WDT 周期の最後の 1/4 の間に実行する必要があります。WDT 周期の前半の 3/4 の間に CLRWDT 命令が発生すると、WDT タイムアウトと同じように WDT リセットが起きます。

注: WDT ウィンドウ モードを使うときには、WDT は有効化 (FWDTEN = 1) されていなければなりません。

9.2.4 WDT プリスケアラとタイマ周期

WDT のクロック源は LPRC 発振器で、公称周波数は 31 kHz です。これにプリスケアラが接続されていて、5 ビット (32 分周) または 7 ビット (128 分周) 動作に設定できます。プリスケアラは、FWPSA コンフィギュレーション ビット (CW1<4>) で設定します。32kHz の入力に対し、プリスケアラにより WDT の公称タイムアウト周期 (Twdt) を WDTPRE がクリアのとき 1 ms、WDTPRE がセットのとき 4 ms を生成します。

WDT プリスケアラ出力を分周比可変のポストスケアラで分周することで、非常に広範囲のタイムアウト周期にできます。ポストスケアラは、WDTPOST<3:0> コンフィギュレーション ビット (CW1<3:0>) で制御され、1:1 から 1:32,768 の 16 段階の設定から選択できます。WDTPOST ビットはデバイスのプログラミング時に初期設定します。プリスケアラとポストスケアラを使用することで、タイムアウト周期は、1 ms から 131 s (公称) まで設定可能です。

WDT タイムアウト値は、式 9-1 で求められます。プリスケアラ値ごとの WDT タイムアウト周期を表 9-1 に示します。

式 9-1: WDT タイムアウト周期

$$\text{WDT 周期 (ms)} = \text{プリスケアラ係数} \times \text{ポストスケアラ係数}$$

ここで:

プリスケアラ係数=1 (WDTPRE が「0」のとき)

4 (WDTPRE が「1」のとき)

ポストスケアラ係数=1/ ポストスケアラ比

表 9-1: WDT コンフィギュレーションとタイムアウト周期

ポストスケアラ設定 (WDTPS3:WDTPS0)	ポストスケアラ比 (1/ポストスケアラ係数)	タイムアウト周期	
		5ビットプリスケアラ (FWPSA = 0)	7ビットプリスケアラ (FWPSA = 1)
0000	1:1	1 ms	4 ms
0001	1:2	2 ms	8 ms
0010	1:4	4 ms	16 ms
0011	1:8	8 ms	32 ms
0100	1:16	16 ms	64 ms
0101	1:32	32 ms	128 ms
0110	1:64	64 ms	256 ms
0111	1:128	128 ms	512 ms
1000	1:256	256 ms	1.024s
1001	1:512	512 ms	2.048s
1010	1:1024	1.024s	4.096s
1011	1:2048	2.048s	8.192s
1100	1:4096	4.096s	16.384s
1101	1:8192	8.192s	32.768s
1110	1:16384	16.384s	65.536s
1111	1:32768	32.768s	131.072s

注: WDT タイムアウト周期は直接 LPRC 発振器の周波数に関係しています。LPRC 発振器の周波数はデバイス動作電圧と温度により変動します。LPRC クロック周波数の仕様について詳しくは PIC24F デバイスデータシートを参照してください。

9.2.5 ウォッチ ドッグ タイマのリセット

WDT カウンタと関連するプリスケアラとポストスケアラは次のときリセットされます。

- いずれかのデバイス リセット
- PWRSAV 命令が実行されたとき (つまり、スリープかアイドル モードに入ったとき)
- WDT がソフトウェアで有効化されたとき
- ソフトウェアによる (例えば NOSC ビット変更後に OSWEN ビットをセット) またはハードウェア (例えば、フェールセーフ クロック モニタ) によるクロック切り替えが完了したとき
- 通常実行中または、WINDIS が「0」のとき WDT タイムアウト周期の後半 25% の間に CLRWDT 命令を実行した場合

9.2.6 スリープまたはアイドル モード時の WDT の動作

WDT が有効化されている場合、スリープまたはアイドル モード中も動作し続けます。WDT タイムアウトが発生した場合、デバイスはそのデバイスをウェイクアップし、コード実行は命令が実行されたところから続きます。

WDT は定期的にスリープモードからウェイクアップさせては、システムの状態をチェックし必要な動作をさせられるので、低電力システムに有用です。SWDTEN ビットはこの点に関してとても有用です。WDT が通常操作中に無効化されている場合 (FWDTEN = 0)、スリープモードに入る直前に SWDTEN ビット (RCON<5>) で WDT をオンにするため使用します。

9.3 レジスタ マップ

PIC24F WDT モジュールに関連する特殊機能レジスタのまとめを 表 9-2 に示します。

表 9-2: ウォッチドッグタイマに関連する特殊機能レジスタ マップ

ファイル名	ビット 15	ビット 14	ビット 13	ビット 12	ビット 11	ビット 10	ビット 9	ビット 8	ビット 7	ビット 6	ビット 5	ビット 4	ビット 3	ビット 2	ビット 1	ビット 0	リセット値
RCON	TRAPR	IOPUWR	—	—	—	—	CM	VREGS	EXTR	SWR	SWDTEN	WDTO	SLEEP	IDLE	BOR	POR	xxxx ⁽¹⁾

凡例: x = リセット時の値は不定、— = 未実装、読むと「0」。リセット時の値は 16 進数で示す。

注 1: RCON レジスタのリセット後の値はリセットのタイプによる。

9.4 設計の秘訣

質問 1: CLRWDT 命令をメイン ソフトウェア ループ内に挿入しているにもかかわらず、なぜデバイス リセットとなるのですか？

回答: まず命令を含むソフトウェア ループが、WDT の最小仕様 (標準値ではなく) を満たしているかどうか確認して下さい。さらに割り込み処理時間も加味されているか確認して下さい。

質問 2: アプリケーションで WDT を使う上手なテクニックがありますか？

回答: アプリケーションがロックしたり、暴走するのを防止するために WDT を使用するテクニックはたくさんあります。それらを注意深く分析すると、それらのほとんどは、次の3つの原理に依存しています。

1. アプリケーションにおいて CLRWDT 命令は 1 つを 1 か所でのみ使用すること。アプリケーション内で多重発生すると、タイムアウト問題の問題解決がより困難になる
2. CLRWDT 命令はアプリケーションのメインの中に置き、サブルーチンや割り込み処理ルーチンの中 (ISR) に置かない。良く呼ばれるルーチン内に命令を置くと、WDT が定期的にリセットされてしまい、タイムアウトしなくなる
3. いったんアプリケーションをコンパイルしてサイズが決まったら、残りの未使用プログラムメモリ領域は無条件分岐命令 (「GOTO .」のような) で埋める。何か問題が起きてコードが暴走し未使用のコード空間にジャンプしても、GOTO 命令がマイクロコントローラを、WDT がアプリケーションを制御下に戻す手助けができるあなたのコードに戻すように動作する

9.5 関連するアプリケーションノート

この項では、マニュアルのこの章に関連するアプリケーションノートをリストアップします。これらのアプリケーションノートは、特に PIC24F デバイス ファミリー用に書かれているわけではありませんが、その概念は適切であり、変更、あるいは制限事項も考慮に入れて使用可能です。現状、ウォッチ ドッグ タイマ (WDT) に関連するアプリケーションノートは次の通りです。

タイトル	アプリケーションノート #
PICmicro® マイクロコントローラを使用した低電力設計	AN606

注: PIC24F ファミリー デバイスに関するその他のアプリケーションノートやコード例についてはマイクロチップ ウェブ サイト (www.microchip.com) をご覧下さい。

9.6 改版履歴

リビジョン A (2006 年 5 月)

本文書の初版リリース。